

03500.017390



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of: )  
ATSUSHI YASUNO ) Examiner: Not Yet Assigned  
Application No.: 10/609.470 ) Group Art Unit: NYA  
Filed: July 1, 2003 )  
For: DEPOSITED-FILM FORMATION )  
PROCESS AND FORMATION )  
SYSTEM ) November 3, 2003

Commissioner for Patents  
P. O. Box 1450  
Alexandria, Virginia 22313-1450

SUBMISSION OF PRIORITY DOCUMENTS

Sir:

In support of Applicant's claim for priority under 35 U.S.C. § 119, enclosed  
is a certified copy of the following Japanese Priority Application:

Application No.

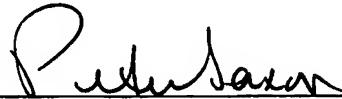
Date Filed

JP2002-204344

July 12, 2002

Applicant's undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should be directed to our address given below.

Respectfully submitted,



\_\_\_\_\_  
Attorney for Applicant

Registration No. 24947

FITZPATRICK, CELLA, HARPER & SCINTO  
30 Rockefeller Plaza  
New York, New York 10112-3801  
Facsimile: (212) 218-2200

NY MAIN 386219v1

日本国特許庁  
JAPAN PATENT OFFICE

CTO.17390  
DS  
/ki  
(as)

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年 7月12日  
Date of Application:

出願番号 特願2002-204344  
Application Number:

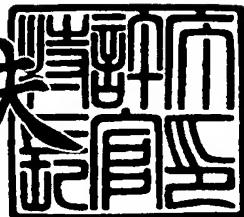
[ST. 10/C] : [JP2002-204344]

出願人 キヤノン株式会社  
Applicant(s):

2003年 7月29日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康夫



出証番号 出証特2003-3060076

【書類名】 特許願  
【整理番号】 4736009  
【提出日】 平成14年 7月12日  
【あて先】 特許庁長官 及川 耕造 殿  
【国際特許分類】 C23C 21/205  
【発明の名称】 堆積膜形成方法および形成装置  
【請求項の数】 25  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号キヤノン株式会社  
内  
【氏名】 保野 篤司  
【特許出願人】  
【識別番号】 000001007  
【住所又は居所】 東京都大田区下丸子3丁目30番2号  
【氏名又は名称】 キヤノン株式会社  
【代表者】 御手洗 富士夫  
【電話番号】 03-3758-2111  
【代理人】  
【識別番号】 100090538  
【住所又は居所】 東京都大田区下丸子3丁目30番2号キヤノン株式会社  
内  
【弁理士】  
【氏名又は名称】 西山 恵三  
【電話番号】 03-3758-2111

## 【選任した代理人】

【識別番号】 100096965

【住所又は居所】 東京都大田区下丸子3丁目30番2号キヤノン株式会  
社内

## 【弁理士】

【氏名又は名称】 内尾 裕一

【電話番号】 03-3758-2111

## 【手数料の表示】

【予納台帳番号】 011224

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9908388

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 堆積膜形成方法および形成装置

【特許請求の範囲】

【請求項 1】 原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する方法において、

前記反応容器内に複数の放電手段を配置し、第1の放電手段に電力を印加して放電を生起させ堆積膜を形成する第1の工程と、第2の放電手段に電力を印加して放電を生起させ堆積膜を形成する第2の工程と、を有し、前記第1の工程と第2の工程とを所定のタイミングで切り替えることを特徴とする堆積膜形成方法。

【請求項 2】 原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する方法において、

前記反応容器内に複数の放電手段を配置し、第1の放電手段に第2の放電手段よりも大きい電力を印加して放電を生起させ堆積膜を形成する第1の工程と、第2の放電手段に第1の放電手段よりも大きい電力を印加して放電を生起させ堆積膜を形成する第2の工程と、を有し、前記第1の工程と第2の工程とを所定のタイミングで切り替えることを特徴とする堆積膜形成方法。

【請求項 3】 原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する方法において、

少なくとも1つの放電手段を有する複数の反応容器を配置し、第1の反応容器内の第1の放電手段に電力を印加して放電を生起させ堆積膜を形成する第1の工程と、第2の反応容器内の第2の放電手段に電力を印加して放電を生起させ堆積膜を形成する第2の工程と、を有し、前記第1の工程と第2の工程とを所定のタイミングで切り替えることを特徴とする堆積膜形成方法。

【請求項 4】 原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する方法において、

少なくとも1つの放電手段を有する複数の反応容器を配置し、第1の反応容器内の第1の放電手段に第2の反応容器内の第2の放電手段よりも大きい電力を印加して放電を生起させ堆積膜を形成する第1の工程と、第2の反応容器内の第2の放電手段に第1の反応容器内の第1の放電手段よりも大きい電力を印加して放

電を生起させ堆積膜を形成する第2の工程と、を有し、前記第1の工程と第2の工程とを所定のタイミングで切り替えることを特徴とする堆積膜形成方法。

【請求項5】 前記第1の工程で第2の放電手段に電力を印加して成膜に影響を与えない程度の放電を生起させ、前記第2の工程で第1の放電手段に電力を印加して成膜に影響を与えない程度の放電を生起させることを特徴とする請求項2または4に記載の堆積膜形成方法。

【請求項6】 前記第1の工程と第2の工程との切り替えは、成膜温度が予め設定した温度範囲内に達したに基づき行うことを特徴とする請求項1～5のいずれかに記載の堆積膜形成方法。

【請求項7】 前記第1の工程と第2の工程との切り替えは、自己バイアス電圧が予め設定した電圧範囲内に達したに基づき行うことを特徴とする請求項1～5のいずれかに記載の堆積膜形成方法。

【請求項8】 前記第1の工程と第2の工程との切り替えは、自己バイアス電流が予め設定した電流範囲内に達したに基づき行うことを特徴とする請求項1～5のいずれかに記載の堆積膜形成方法。

【請求項9】 前記第1の工程と第2の工程との切り替えは、予め設定した成膜時間範囲内で行うことを特徴とする請求項1～5のいずれかに記載の堆積膜形成方法。

【請求項10】 前記第1および第2の放電手段を、所定の温度範囲内に制御することを特徴とする請求項1～5のいずれかに記載の堆積膜形成方法。

【請求項11】 前記第1の工程と第2の工程を切り替える際に、第1の放電手段および第2の放電手段に電力が印加され、各々の放電手段で同時に放電が生起している工程を有することを特徴とする請求項1～4のいずれかに記載の堆積膜形成方法。

【請求項12】 前記第1の工程と第2の工程を切り替える際に、第1の放電手段の電力を徐々に減少または増加させ、第2の放電手段の電力は徐々に増加または減少させることを特徴とする請求項1～5のいずれかに記載の堆積膜形成方法。

【請求項13】 前記第1の工程により形成する堆積膜と、第2の工程によ

り形成する堆積膜とが、同一導電型の半導体層であることを特徴とする請求項1～5のいずれかに記載の堆積膜形成方法。

【請求項14】 前記第1および第2の放電手段と堆積膜が形成される基板との距離が5～50mmの範囲であり、堆積膜が形成される圧力が10～800Paの範囲であることを特徴とする請求項1～5のいずれかに記載の堆積膜形成方法。

【請求項15】 原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する装置であって、

前記反応容器内に複数の放電手段を配置し、第1の放電手段で放電を生起させ堆積膜を形成する第1の工程と、第2の放電手段で放電を生起させ堆積膜を形成する第2の工程と、を所定の成膜パラメータの検出手段により検出した値に基づき、切り替える手段を有することを特徴とする堆積膜形成装置。

【請求項16】 原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する装置であって、

前記反応容器内に複数の放電手段を配置し、第1の放電手段に第2の放電手段よりも大きい電力を印加して放電を生起させ堆積膜を形成する第1の工程と、第2の放電手段に第1の放電手段よりも大きい電力を印加して放電を生起させ堆積膜を形成する第2の工程と、を所定の成膜パラメータの検出手段により検出した値に基づき、切り替える手段を有することを特徴とする堆積膜形成装置。

【請求項17】 原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する装置であって、

少なくとも1つの放電手段を有する複数の反応容器を配置し、第1の反応容器内の第1の放電手段に電力を印加して放電を生起させ堆積膜を形成する第1の工程と、第2の反応容器内の第2の放電手段に電力を印加して放電を生起させ堆積膜を形成する第2の工程と、を所定の成膜パラメータの検出手段により検出した値に基づき、切り替える手段を有することを特徴とする堆積膜形成装置。

【請求項18】 原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する装置であって、

少なくとも1つの放電手段を有する複数の反応容器を配置し、第1の反応容器

内の第1の放電手段に第2の反応容器内の第2の放電手段よりも大きい電力を印加して放電を生起させ堆積膜を形成する第1の工程と、第2の反応容器内の第2の放電手段に第1の反応容器内の第1の放電手段よりも大きい電力を印加して放電を生起させ堆積膜を形成する第2の工程と、を所定の成膜パラメータの検出手段により検出した値に基づき、切り替える手段を有することを特徴とする堆積膜形成装置。

【請求項19】 前記所定の成膜パラメータが成膜温度であることを特徴とする請求項15～18のいずれかに記載の堆積膜形成装置。

【請求項20】 前記所定の成膜パラメータが自己バイアス電圧であることを特徴とする請求項15～18のいずれかに記載の堆積膜形成装置。

【請求項21】 前記所定の成膜パラメータが自己バイアス電流であることを特徴とする請求項15～18のいずれかに記載の堆積膜形成装置。

【請求項22】 前記所定の成膜パラメータが成膜時間であることを特徴とする請求項15～18のいずれかに記載の堆積膜形成装置。

【請求項23】 前記第1および第2の放電手段を、所定の温度範囲内に制御する手段を有することを特徴とする請求項15～18のいずれかに記載の堆積膜形成装置。

【請求項24】 前記第1の工程と第2の工程を切り替える際に、第1の放電手段の電力を徐々に減少または増加させ、第2の放電手段の電力は徐々に増加または減少させる手段を有することを特徴とする請求項15～18のいずれかに記載の堆積膜形成装置。

【請求項25】 前記第1の工程により形成する堆積膜と、第2の工程により形成する堆積膜とが、同一導電型の半導体層であることを特徴とする請求項15～18のいずれかに記載の堆積膜形成装置。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、放電により原料ガスを分解して堆積膜を形成する堆積膜形成方法および形成装置に関するものである。

## 【0002】

## 【従来の技術】

従来、太陽電池などとして用いられる光起電力素子としては、アモルファスシリコン (a-Si : H) に代表されるアモルファス材料または微結晶シリコン等の非単結晶半導体材料が、安価で、大面積化及び薄膜化が可能であり、組成の自由度が大きく、電気的及び光学的特性を広い範囲で制御できる等の理由から注目されている。このような素子の作製には、減圧条件下でプラズマCVD法により薄膜を形成する堆積膜形成装置が一般的に広く用いられており、産業に供されている。

## 【0003】

太陽電池は、光電変換効率が十分に高く、特性の安定性に優れ、かつ大量生産し得るものであることが基本的に重要である。そこで、非単結晶半導体層などを用いた太陽電池の作製においては、作製する太陽電池の電気的、光学的、光導電的、機械的特性、および繰り返し使用に対する疲労特性、使用環境に対する耐性の向上を図るとともに、より大きな面積を有し、太陽電池を構成する半導体層の膜厚および膜質がより均一な光起電力素子を、再現性のある方法で高速で成膜して量産できるようにすることが求められている。

## 【0004】

太陽電池において、その重要構成要素である半導体層は、いわゆる p-n 接合、p-i-n 接合などの半導体接合がなされている。a-Si などの薄膜状の半導体を用いる場合、ホスフィン (PH<sub>3</sub>)、ジボラン (B<sub>2</sub>H<sub>6</sub>) などのドーパントとなる元素を含む原料ガスであるシラン (SiH<sub>4</sub>) などを混合してグロー放電することにより原料ガスを分解し、熱せられた固体表面上に付着成長させる (プラズマCVD法) ことにより所望の導電型を有する半導体層が得られる。このようにして、所望の基体上に所望の導電型の半導体層を順次積層させることによって、これらの半導体膜を容易に半導体接合させられることが知られている。このことから、非単結晶半導体層を積層して得られる太陽電池の作製方法として、各々の半導体層を作製するための独立した半導体層作製用容器を設け、この半導体層作製用容器にて各々の半導体層の作製を順次行うことにより所望の半導体接合が

なされた半導体層の積層体を作製する方法が提案されている。

### 【0005】

例えば、米国特許4,400,409号特許明細書には、ロール・ツー・ロール (Roll to Roll) 方式を採用した連続プラズマCVD装置が開示されている。この装置は、グロー放電を行い半導体層を形成するためのグロー放電領域が複数設けられた搬送経路において、所望の幅を有し、かつ十分な長さを有する可撓性の基板を連続的に搬送し、各グロー放電領域において、必要とされる導電型の半導体層を基体に順次堆積させることにより、半導体接合された複数の半導体層を有するデバイスを連続作製する装置である。

### 【0006】

また、特開平06-184755号公報、特開平07-235504号公報では、連続プラズマCVD装置で放電領域入口近傍で基板を加熱し、出口近傍で冷却する方法が開示されている。

### 【0007】

#### 【発明が解決しようとする課題】

しかしながら、このような光起電力素子の量産装置においては、大面積で長時間にわたって放電を生起することにより反応容器内の内壁温度や電極温度が経時に上昇してしまい、成膜の初期と後期とで反応系内の熱の収支バランスが変化し、半導体層を堆積させる基板の温度に影響を与える問題がある。具体的には、良質な半導体層を堆積させることができる温度範囲内に基板の温度を制御することが困難となり、p型半導体層の膜質を劣化させたり、下地であるi型半導体層あるいは下地電極へダメージを与え、生産性を著しく低下させていた。特にp型半導体層成膜の際の温度上昇は、太陽電池特性であるV<sub>oc</sub>（開放電圧）の低下を引き起こし、変換効率の低下に大きく影響している。

### 【0008】

また、量産時に基板の処理速度を上げる際には更に高いパワーの印加が必要とされるため、上述したような温度上昇がより顕著に現れてくることになる。

### 【0009】

また、更なる成膜速度の向上や特性の向上、あるいは膜質の均一性向上を目的

として、放電手段とその対向電極である基板との距離を小さく（例えば5～50mm、特に20mm以下）、更に反応容器内の圧力を高く（例えば10～800Pa、特に200Pa以上）することにより、特に放電空間内に流入する熱量が急激に増加するため、上記温度上昇の問題は一層顕著となり、同時に温度制御もより困難となる。

#### 【0010】

基板の温度上昇を抑制するために基板裏面から冷却ガスを吹き付けたり、冷却部材を設けることは従来より知られている。しかし、特に真空装置中の熱の移動は効率が悪く、前述のような成膜条件により基板に流入する熱量が冷却可能な熱量より大きくなると実質的な温度制御が困難となってしまう。

#### 【0011】

これらのように、従来では基板に対する高温の加熱処理や高い電力による成膜処理が長時間おこなわれた場合には基板を所望の温度に制御できず、経時で徐々に特性の低下が生じることを余儀なくされていた。すなわち、量産時に長時間にわたって半導体デバイスを作製した場合、作製される半導体デバイスの特性に経時的なばらつきが生じてしまうという問題があった。このような問題は、光起電力素子のような半導体デバイスを製造する場合に限らず、堆積膜形成全般において、多かれ少なかれ存在する。

#### 【0012】

本発明は、上述したような堆積膜形成装置における長時間成膜による経時的な特性低下を防止し、量産時における特性のばらつきを最小限に抑えることにより、光電変換効率の高い光起電力素子を安定して作製できる、生産性の高い堆積膜形成方法および形成装置を提供することを目的とする。

#### 【0013】

##### 【課題を解決するための手段】

上記の目的を達成すべく、本発明の堆積膜形成方法および装置は、原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する方法および装置において、前記反応容器内に複数の放電手段を配置し、第1の放電手段に電力を印加して

放電を生起させ堆積膜を形成する第1の工程と、第2の放電手段に電力を印加して放電を生起させ堆積膜を形成する第2の工程と、を有し、前記第1の工程と第2の工程とを所定のタイミングで切り替えることを特徴とする。

#### 【0014】

また、前記第1の放電手段に前記第2の放電手段よりも大きい電力を印加して放電を生起させ堆積膜を形成する第1の工程と、第2の放電手段に第1の放電手段よりも大きい電力を印加して放電を生起させ堆積膜を形成する第2の工程と、を有し、前記第1の工程と第2の工程とを所定のタイミングで切り替えることを特徴とする。前記第1の工程で第2の放電手段に電力を印加して成膜に影響を与えない程度の放電を生起させ、前記第2の工程で第1の放電手段に電力を印加して成膜に影響を与えない程度の放電を生起させることが好ましい。

#### 【0015】

また、本堆積膜形成方法および装置において、少なくとも1つの放電手段を有する複数の反応容器を配置してもよい。

#### 【0016】

更に、前記第1の工程と第2の工程との切り替えは成膜温度が予め設定した温度範囲内に達したことに基づき行うことを特徴とする。また、該切り替えは自己バイアス電圧が予め設定した電圧範囲内に達したことに基づき行ってもよく、また、該切り替えは自己バイアス電流が予め設定した電流範囲内に達したことに基づき行ってもよい。更に、該切り替えは予め設定した成膜時間範囲内で行ってもよい。

#### 【0017】

また、前記第1および第2の放電手段は、所定の温度範囲内に制御されており、前記第1の工程と第2の工程を切り替える際に、第1の放電手段の電力を徐々に減少または増加させ、第2の放電手段の電力は徐々に増加または減少させることが好ましい。

#### 【0018】

更に、前記第1および第2の放電手段により形成する堆積膜が、同一導電型の半導体層であることを特徴とし、前記第1および第2の放電手段と堆積膜が形成

される基板との距離が5～50mmの範囲であり、堆積膜が形成される圧力が10～800Paの範囲であることを特徴とする。

### 【0019】

#### 【発明の実施の形態】

以下に図を用いて、本発明について詳細に説明するが、本発明の堆積膜形成方法および形成装置はこれにより何ら限定されるものではない。

### 【0020】

図2は、従来の半導体層形成装置を模式的に示す概略図である。

### 【0021】

図2において、放電空間である内反応容器200は外反応容器209の内部に設置されている。外反応容器209に設置されているヒーター202に密着するように基板201を設置し、不図示の排気装置を用いて排気管208から真空排気した後、基板201を所望の温度まで加熱する。基板温度は熱電対210で測定され不図示の温度制御系により所望の温度で制御されている。基板温度が安定したところでガス導入バルブ206を開け、マスフローコントローラー207で流量を調整し、ガス導入管205を介してシリコン原子を含有する原料ガスを内反応容器200（放電空間）内に導入する。

### 【0022】

次に、高周波電源204より高周波をカソード電極203に印加し、放電を生起させる。その際、容器壁と基板はともに接地されており、放電は反応容器内に一様に広がる。基板温度は放電開始時は制御されているが、内反応容器200内の電極温度、内壁温度等を含む雰囲気温度は経時で上昇していく。特に量産装置の場合には、処理基板が連続して反応容器に投入されて長時間にわたり成膜されるため、後半に処理される基板の場合は雰囲気温度がかなり高い状態で成膜される。よって基板温度を安定して制御することは難しくなり、それに伴い特性の低下が見られていた。

### 【0023】

図1は、本発明の堆積膜形成方法を実施するための半導体層形成装置の一例を模式的に示す概略図である。

## 【0024】

図1において、外反応容器110に設置されたヒーター112に密着するように基板101を設置し、不図示の排気装置を用いて排気管108から真空排気した後、基板101を所望の温度まで加熱する。基板温度は熱電対119で測定され不図示の温度制御系により所望の温度で制御されている。基板温度が安定したところでガス導入バルブ106を開け、マスフローコントローラー107で流量を調整し、ガス導入管105を介してシリコン原子を含有する原料ガスを内反応容器100（放電空間）内に導入する。

## 【0025】

次に、高周波電源104より高周波をカソード電極103に印加し、放電を生起させる。この時、図2の従来装置と同様に内反応容器100内の成膜温度は基板の成膜数に伴い経時で上昇していく。

## 【0026】

ここで本発明における成膜温度とは、基板温度、電極温度、壁面温度、雰囲気温度のうち少なくとも1つの温度あるいはその平均の温度とする。

## 【0027】

この成膜温度の上昇に伴い、所望の基板温度に制御することが困難となり形成された膜の特性低下の要因となる。

## 【0028】

成膜数の増加に伴い、基板温度制御が難しくなり熱電対119の指示値が所望の温度以上になった時点で、次に処理する基板111は同じ外反応容器110に設置されているもう一方のヒーター112に密着するように設置し、使用していなかった方の内反応容器109およびカソード電極113に切り替えて成膜をおこなう。

## 【0029】

ここで放電手段（カソード電極）を切り替えるタイミングは、例えば成膜温度に基づいておこなうことが好ましい。具体的には、成膜温度を検出する手段を設け、検出された値が予め設定された温度範囲（例えば、設定温度以上）に達した際に切り替えをおこなう。

## 【0030】

本実施態様例での放電切り替えの手順としては、不図示の排気装置を用いて排気管118から真空排気した後、基板111を所望の温度まで加熱する。基板温度は熱電対120で測定され不図示の温度制御系により所望の温度で制御される。基板温度が安定したところでガス導入バルブ116を開け、マスフローコントローラー117で流量を調整し、ガス導入管115を介してシリコン原子を含有する原料ガスを内反応容器109（放電空間）内に導入する。

## 【0031】

次に、高周波電源114より高周波をカソード電極113に印加し、放電を生起させる。この時、内反応容器109の雰囲気温度は十分低いため、基板温度は所望の温度に制御されており、良好な特性の半導体層が得られる。

## 【0032】

なお、連続して成膜を行う装置において、上述したような電力切り替えの際には第1と第2の放電手段の放電ON・OFFを同時に起こしても良いが、切り替える瞬間のタイミングにより、成膜された膜の特性が低下する場合がある。あるいは休止していた方の放電手段で放電を生起させる際には、放電が安定するまである程度の時間を要する場合があるため、以下のように処理をおこなうことが好ましい。

1. 第1と第2の放電手段が同時に放電しているタイミングを設ける。例えば1～20秒の間、同時に放電している時間が存在すれば良い。ただし、時間が短すぎると放電の安定性が低下し、長すぎると特性の低下が発生する。
2. あらかじめ実質的に成膜に影響を与えない程度の弱い電力を、第2の放電手段に加えて弱い放電を生起させておき、徐々に第1の放電手段と第2の放電手段を切り替える。

## 【0033】

また、第1の放電手段と第2の放電手段とを切り替えるタイミングの設定については、例えば以下のような方法により決定することが好ましい。

## 【0034】

まず、成膜温度と特性との関係をあらかじめ求めておき、所望の特性を得るた

めの最適な温度範囲を把握しておく。次いで、成膜中は温度を検出し前記最適温度範囲を維持するように切り替えをおこなう。この際、実際の成膜時に温度の検出が困難な場合は、あらかじめ温度上昇と時間との関係を求めておき、切り替える時間を設定しておくことが好ましい。

### 【0035】

その他に、切替をおこなうタイミング設定方法としては、プラズマ放電時の自己バイアス電圧の変化、自己バイアス電流の変化等が考えられる。具体的には自己バイアス電圧または自己バイアス電流を検出する手段を設け、検出されたいずれかの値、または両方の値が予め設定された電圧または電流範囲に達した際に切り替えをおこなう。すなわち、いずれも所望の特性を得るための最適な範囲を予め把握し、その最適範囲を維持するように切り替えをおこなうようにする。

### 【0036】

また本発明においては必要に応じて放電手段を更に多数（例えば10個）設けておき、これらを順次あるいは複数個を1セットにして交互に切り替えても良い。

### 【0037】

上述した放電手段の切り替えにより、堆積膜形成装置での長時間成膜による基板温度の上昇に伴う経時的な特性低下を防止し、量産時における特性のばらつきを最小限に抑えることができるものである。

### 【0038】

図3は、本発明の堆積膜形成方法および形成装置により作製可能なp i n型非単結晶太陽電池を模式的に表わしたものである。図3は光が図の上部から入射する構造の太陽電池であり、図に於いて301は基板、302は下部電極、303はn型半導体層、304はi型半導体層、305はp型半導体層、306は上部電極、307は集電電極を表わす。

### 【0039】

(基板)

半導体層が堆積される適当な基板301としては、単結晶質もしくは非単結晶質のものであってもよく、さらにそれらは導電性のものであっても、また電気絶

縁性のものであってもよい。さらには、それらは透光性のものであっても、また非透光性のものであってもよいが、変形、歪みが少なく、所望の強度を有するものであることが好ましい。

### 【0040】

具体的にはFe, Ni, Cr, Al, Mo, Au, Nb, Ta, V, Ti, Pt, Pb等の金属またはこれらの合金、例えば真鍮、ステンレス鋼等の薄板及びその複合体、及びポリエステル、ポリエチレン、ポリカーボネート、セルロースアセテート、ポリプロピレン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチレン、ポリアミド、ポリイミド、エポキシ等の耐熱性合成樹脂のフィルムまたはシート又はこれらとガラスファイバー、カーボンファイバー、ホウ素ファイバー、金属繊維等との複合体、及びこれらの金属の薄板、樹脂シート等の表面に異種材質の金属薄膜及び／またはSiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, Al<sub>2</sub>O<sub>3</sub>, AlN等の絶縁性薄膜をスパッタ法、蒸着法、鍍金法等により表面コーティング処理を行ったものおよび、ガラス、セラミックスなどが挙げられる。

### 【0041】

前記基板が金属等の電気導電性である場合には、直接電流取り出し用の電極としても良いし、合成樹脂等の電気絶縁性である場合には、堆積膜の形成される側の表面にAl, Ag, Pt, Au, Ni, Ti, Mo, W, Fe, V, Cr, Cu, ステンレス、真ちゅう、ニクロム, SnO<sub>2</sub>, In<sub>2</sub>O<sub>3</sub>, ZnO, ITO等のいわゆる金属単体又は合金、及び透明導電性酸化物(TCO)を鍍金、蒸着、スパッタ等の方法であらかじめ表面処理を行って電流取り出し用の電極を形成しておくことが望ましい。勿論、前記基板が金属等の電気導電性のものであっても、長波長光の基板表面上での反射率を向上させたり、基板材質と堆積膜との間での構成元素の相互拡散を防止する等の目的で異種の金属層等を前記基板上の堆積膜が形成される側に設けても良い。

### 【0042】

また、前記基板の表面性としてはいわゆる平滑面であっても、微小の凹凸面であっても良い。微小の凹凸面とする場合にはその凹凸形状は球状、円錐状、角錐状等であって、且つその最大高さ(R<sub>max</sub>)が好ましくは50nm乃至500

$n\text{m}$ とすることにより、該表面での光反射が乱反射となり、該表面での反射光の光路長の増大をもたらす。基板の厚さは、所望通りの光起電力素子を形成し得るよう適宜決定するが、基板の製造上及び取扱い上、機械的強度等の点から、通常は、 $10\mu\text{m}$ 以上とされる。

#### 【0043】

本発明の光起電力素子においては、当該素子の構成形態により適宜の電極が選択使用される。それらの電極としては、下部電極、上部電極（透明電極）、集電電極を挙げることができる（ただし、ここでいう上部電極とは光の入射側に設けられたものを示し、下部電極とは半導体層を挟んで上部電極に対向して設けられたものを示すこととする）。これらの電極について以下に詳しく説明する。

#### 【0044】

##### （下部電極）

下部電極302は、基板301とn型半導体層303との間に設けられる。しかし、基板301が導電性である場合には、該基板が下部電極を兼ねることができる。ただし、基板301が導電性であってもシート抵抗値が高い場合には、電流取り出し用の低抵抗の電極として、あるいは基板面での反射率を高め入射光の有効利用を図る目的で電極302を設置してもよい。

#### 【0045】

電極材料としては、Ag, Au, Pt, Ni, Cr, Cu, Al, Ti, Zn, Mo, W等の金属又はこれらの合金が挙げられ、これらの金属の薄膜を真空蒸着、電子ビーム蒸着、スパッタリング等で形成する。また、形成された金属薄膜は光起電力素子の出力に対して抵抗成分とならぬように配慮されねばならない。

#### 【0046】

下部電極302とn型半導体層303との間に、図中には示されていないが、導電性酸化亜鉛等の拡散防止層を設けても良い。該拡散防止層の効果としては、下部電極302を構成する金属元素がn型半導体層中へ拡散するのを防止するのみならず、若干の抵抗値をもたせることで半導体層を挟んで設けられた下部電極302と上部電極306との間にピンホール等の欠陥で発生するショートを防止すること、及び薄膜による多重干渉を発生させ入射された光を光起電力素子内に

閉じ込める等の効果を挙げることができる。

### 【0047】

#### (上部電極 (透明電極) )

透明電極306としては太陽や白色蛍光灯等からの光を半導体層内に効率良く吸收するために光の透過率が85%以上であることが望ましく、さらに、電気的には光起電力素子の出力に対して抵抗成分とならぬようにシート抵抗値は30Ω/□以下であることが望ましい。このような特性を備えた材料としてSnO<sub>2</sub>, In<sub>2</sub>O<sub>3</sub>, ZnO, CdO, CdSnO<sub>4</sub>, ITO (In<sub>2</sub>O<sub>3</sub>+SnO<sub>2</sub>)などの金属酸化物や、Au, Al, Cu等の金属を極めて薄く半透明状に成膜した金属薄膜等が挙げられる。

### 【0048】

透明電極306は図3においてp型半導体層305の上に積層されるものであるため、互いの密着性の良いものを選ぶことが好ましい。これらの作製方法としては、抵抗加熱蒸着法、電子ビーム加熱蒸着法、スパッタリング法、スプレー法等を用いることができ、所望に応じて適宜選択される。

### 【0049】

#### (集電電極)

集電電極307は、透明電極306の表面抵抗値を低減させる目的で透明電極306上に設けられる。電極材料としてはAg, Cr, Ni, Al, Ag, Au, Ti, Pt, Cu, Mo, W等の金属またはこれらの合金の薄膜が挙げられる。これらの薄膜は積層させて用いることができる。また、半導体層への光入射光量が充分に確保されるよう、その形状及び面積が適宜設計される。

### 【0050】

たとえば、その形状は光起電力素子の受光面に対して一様に広がり、且つ受光面積に対してその面積は好ましくは15%以下、より好ましくは10%以下であることが望ましい。また、シート抵抗値としては、好ましくは50Ω/□以下、より好ましくは10Ω/□以下であることが望ましい。

### 【0051】

#### (半導体層)

半導体層 303、304、305 は通常の薄膜作製プロセスに依って作製されるもので、蒸着法、スパッタ法、高周波プラズマ CVD 法、マイクロ波プラズマ CVD 法、ECR 法、熱 CVD 法、LPCVD 法等公知の方法を所望に応じて用いることにより作製できる。工業的に採用されている方法としては、原料ガスをプラズマで分解し、基板上に堆積させるプラズマ CVD 法が好んで用いられる。

#### 【0052】

また、反応装置としては、バッチ式の装置や連続成膜装置などが所望に応じて使用できる。価電子制御された半導体を作製する場合には、リン、ボロン等を構成原子として含む PH<sub>3</sub>、B<sub>2</sub>H<sub>6</sub> ガス等を同時に分解することによりおこなわれる。

#### 【0053】

##### (i 型半導体層)

本光起電力素子において、好適に用いられる i 型半導体層を構成する半導体材料としては、非晶質シリコンゲルマニュームの i 層を作製する場合は a-SiGe : H、a-SiGe : F、a-SiGe : H : F 等のいわゆる IV 族合金系半導体材料が挙げられる。また、単位素子構成を積層したタンデムセル構造に於いて非晶質シリコンゲルマニューム以外の i 型半導体層を構成する半導体材料としては、a-Si : H、a-Si : F、a-Si : H : F、a-SiC : H、a-SiC : F、a-SiC : H : F、poly-Si : H、poly-Si : F、poly-Si : H : F 等いわゆる IV 族及び IV 族合金系半導体材料の他、II-II-V 及び II-VI 族のいわゆる化合物半導体材料等が挙げられる。

#### 【0054】

CVD 法に用いる原料ガスとしては、シリコン元素を含む化合物として鎖状または環状シラン化合物が用いられ、具体的には、例えば、SiH<sub>4</sub>、SiF<sub>4</sub>、(SiF<sub>2</sub>)<sub>5</sub>、(SiF<sub>2</sub>)<sub>6</sub>、(SiF<sub>2</sub>)<sub>4</sub>、Si<sub>2</sub>F<sub>6</sub>、Si<sub>3</sub>F<sub>8</sub>、SiHF<sub>3</sub>、SiH<sub>2</sub>F<sub>2</sub>、Si<sub>2</sub>H<sub>2</sub>F<sub>4</sub>、Si<sub>2</sub>H<sub>3</sub>F<sub>3</sub>、SiCl<sub>4</sub>、(SiCl<sub>2</sub>)<sub>5</sub>、SiBr<sub>4</sub>、(SiBr<sub>2</sub>)<sub>5</sub>、SiCl<sub>6</sub>、SiHCl<sub>3</sub>、SiHBr<sub>2</sub>、SiH<sub>2</sub>Cl<sub>2</sub>、SiCl<sub>3</sub>F<sub>3</sub>などのガス状態のもの、または容易にガス化し得るものが挙げられる。

## 【0055】

また、ゲルマニューム元素を含む化合物として、鎖状ゲルマンまたはハロゲン化ゲルマニューム、環状ゲルマン、またはハロゲン化ゲルマニューム、鎖状または環状ゲルマニューム化合物及びアルキル基などを有する有機ゲルマニューム化合物、具体的には  $\text{GeH}_4$ ,  $\text{Ge}_2\text{H}_6$ ,  $\text{Ge}_3\text{H}_8$ ,  $n\text{-Ge}_4\text{H}_{10}$ ,  $t\text{-Ge}_4\text{H}_{10}$ ,  $\text{Ge}_5\text{H}_{10}$ ,  $\text{GeH}_3\text{Cl}$ ,  $\text{GeH}_2\text{F}_2$ ,  $\text{Ge}(\text{CH}_3)_4$ ,  $\text{Ge}(\text{C}_2\text{H}_5)_4$ ,  $\text{Ge}(\text{C}_6\text{H}_5)_4$ ,  $\text{Ge}(\text{CH}_3)_2\text{F}_2$ ,  $\text{GeF}_2$ ,  $\text{GeF}_4$ , などが挙げられる。

## 【0056】

(p型半導体層及びn型半導体層)

本光起電力素子において好適に用いられるp型またはn型の半導体層を構成する半導体材料としては、前述したi型半導体層を構成する半導体材料に価電子制御剤をドーピングすることによって得られる。作製方法は、前述したi型半導体層の作製方法と同様の方法が好適に利用できる。また原料としては、周期律表第IV族堆積膜を得る場合、p型半導体を得るために価電子制御剤としては周期律表第IIII族の元素を含む化合物が用いられる。第IIII族の元素としては、Bが挙げられ、Bを含む化合物としては、具体的には、 $\text{BF}_3$ ,  $\text{B}_2\text{H}_6$ ,  $\text{B}_4\text{H}_{10}$ ,  $\text{B}_5\text{H}_9$ ,  $\text{B}_5\text{H}_{11}$ ,  $\text{B}_6\text{H}_{10}$ ,  $\text{B}(\text{CH}_3)_3$ ,  $\text{B}(\text{C}_2\text{H}_5)_3$ ,  $\text{B}_6\text{H}_{12}$ 等が挙げられる。

## 【0057】

n型半導体を得るために価電子制御剤としては周期律表第V族の元素を含む化合物が用いられる。第V族の元素としては、P、Nが挙げられ、これらを含む化合物としては、具体的には、 $\text{N}_2$ ,  $\text{NH}_3$ ,  $\text{N}_2\text{H}_5\text{N}_3$ ,  $\text{N}_2\text{H}_4$ ,  $\text{NH}_4\text{N}_3$ ,  $\text{PH}_3$ ,  $\text{P}(\text{OCH}_3)_3$ ,  $\text{P}(\text{OC}_2\text{H}_5)_3$ ,  $\text{P}(\text{C}_3\text{H}_7)_3$ ,  $\text{P}(\text{OC}_4\text{H}_9)_3$ ,  $\text{P}(\text{CH}_3)_3$ ,  $\text{P}(\text{C}_2\text{H}_5)_3$ ,  $\text{P}(\text{C}_3\text{H}_7)_3$ ,  $\text{P}(\text{C}_4\text{H}_9)_3$ ,  $\text{P}(\text{OCH}_3)_3$ ,  $\text{P}(\text{OC}_2\text{H}_5)_3$ ,  $\text{P}(\text{OC}_3\text{H}_7)_3$ ,  $\text{P}(\text{OC}_4\text{H}_9)_3$ ,  $\text{P}(\text{SCN})_3$ ,  $\text{P}_2\text{H}_4$ ,  $\text{PH}_3$ 等が挙げられる。

## 【0058】

【実施例】

以下に本発明の堆積膜形成方法および形成装置の実施例を示すが、以下の実施例で本発明の内容が限定されるものではない。

### 【0059】

#### (実施例1)

図4に示した装置を用いて、図3の光起電力素子を連続的に作製する方法について、以下に説明する。

### 【0060】

図4は、光起電力素子を連続的に作製する製造装置を表す模式図であり、帯状基板406、送り出し室及び巻き取り室401、405、n型半導体層作製用容器402、i型半導体層作製用容器403、p型半導体層作製用容器404、をガスゲートを介して接続した装置から構成されている。407、411、415、419、423、424は排気ポンプ、410、414、418、422はカソード電極であり、それぞれ電源409、413、417、421に接続されている。各反応容器402、403、404の中にはそれぞれ408、412、416、420の内側反応容器があり、特にp型半導体層作製用容器404の中には416、420の2個の内側反応容器が設置されている。

### 【0061】

また、各反応容器には帯状基板406を挟んで成膜空間と反対側の空間に、赤外線ランプヒーター425、426、427、428が設けられ、帯状基板406の温度を監視するための熱電対429、430、431、432がそれぞれ帯状基板406に接触するように接続され、不図示の温度制御系で所望の温度に制御される。

### 【0062】

まず、この製造装置の基板送り出し機構を有する真空容器401に、十分脱脂、洗浄を行い、下部電極として、スパッタリング法により、銀薄膜を100nm、ZnO薄膜を1μm蒸着してあるSUS430BA製帯状基板406（幅300mm×厚さ0.2mm）の巻きつけられたボビンをセットし、該帯状基板406を、n型半導体層成膜容器402、i型半導体層成膜容器403、p型半導体層成膜容器404、帯状基板巻き取り機構を有する真空容器405まで通し、た

るみのない程度に張力調整を行った。なお、この時基板とカソード電極間の距離は20mmとなるように設置されている。

### 【0063】

次に、各真空容器401、402、403、404、405を排気ポンプ407、411、415、419、423、424で $1 \times 10^{-4}$ Pa以下まで真空引きした。成膜前の加熱処理として成膜容器402、403、404に不図示のガス導入管よりHeを各々500sccm導入し、真空容器401、402、403、404、405の内圧が130Paになるようスロットルバルブの開度を調節して、各真空容器を排気ポンプで排気した。なお、ここでsccmとは流量の単位で、 $1 \text{ sccm} = 1 \text{ cm}^3/\text{min}$ （標準状態）であり、以後流量の単位はsccmで表わす。その後、加熱用ランプヒーター425、426、427、428により、帯状基板ならびに真空容器内部材を400℃に加熱し、1時間この状態で放置した。

### 【0064】

次にn型半導体層成膜準備として、熱電対429の温度指示値が270℃になるよう、温度制御装置（不図示）を設定し、赤外線ランプヒーター425により帯状基板406を加熱した。不図示のガス導入口より、内側反応容器408内にSiH<sub>4</sub>ガスを100sccm、PH<sub>3</sub>/H<sub>2</sub>（1%）ガスを500sccm、H<sub>2</sub>ガスを700sccm導入した。放電室の圧力が130Paになるようにコンダクタンス調整バルブの開度を調節して、真空ポンプ411で排気した。RF（13.56MHz）電源409の出力値が100Wになるように設定し、電極410を通じて内側反応容器408内に放電を生起させた。

### 【0065】

i型半導体層成膜準備として、熱電対430の温度指示値が300℃になるよう、温度制御装置（不図示）を設定し、赤外線ランプヒーター426により帯状基板406を加熱した。不図示のガス導入口より、内側反応容器412内にSiH<sub>4</sub>ガスを800sccm、GeH<sub>4</sub>ガスを900sccm、H<sub>2</sub>ガスを300sccm導入した。放電室の圧力が130Paになるようにコンダクタンス調整バルブの開度を調節して、真空ポンプ415で排気した。RF（13.56M

H<sub>z</sub>）電源413の出力値が1500Wになるように設定し電極414を通じて内側反応容器412内に放電を生起させた。

#### 【0066】

p型半導体層成膜準備として、熱電対431および432の温度指示値が150℃になるよう、温度制御装置（不図示）を設定し、赤外線ランプヒーター427および428により帯状基板406を加熱した。不図示のガス導入口より、内側反応容器416および420内にSiH<sub>4</sub>ガスを10sccm、BF<sub>3</sub>/H<sub>2</sub>（1%）ガスを500sccm、H<sub>2</sub>ガスを5000sccm導入した。放電室の圧力が130Paになるようにコンダクタンス調整バルブの開度を調節して、真空ポンプ419および423で排気した。RF電源417の出力値が2000Wになるように設定し、電極418を通じて内側反応容器416内に放電を生起させた。内側反応容器420内には放電を生起させていない。

#### 【0067】

各層の成膜準備後引き続いて、帯状基板406を1000mm/minの速度で搬送させ、帯状基板にn型半導体層、i型半導体層、p型半導体層を作製開始した。

#### 【0068】

成膜開始約2.5時間後、p型半導体層成膜の内側反応容器416上の熱電対431指示値が設定値の150℃以上となった時点で、RF電源421の出力値が2000Wになるように設定し、電極422を通じて内側反応容器420内に放電を生起させた。内側反応容器420内の放電生起後、RF電源417の電力を切り、内側反応容器416内の放電を消した（第1放電切替工程）。

#### 【0069】

この第1放電切替工程後、熱電対432は150℃を示し温度制御された状態で成膜が続けられ、150℃を超えていた熱電対431の指示値もしばらくして150℃で制御された状態へと戻った。

#### 【0070】

その後成膜を継続し、内側反応容器420上の熱電対432指示値が設定値の150℃以上となった時点で、RF電源417の出力値が2000Wになるよう

に設定し、電極418を通じて内側反応容器416内に放電を生起させ、その放電生起後R F電源421の電力を切り、内側反応容器420内の放電を消した（第2放電切替工程）。

#### 【0071】

その後の成膜においても放電しているp型半導体層成膜容器内の熱電対指示値が150℃以上となった時点で上記一連の第1、2放電切替工程を繰り返し、成膜を続けた。

#### 【0072】

前記帯状基板の1ロール分を搬送させた後、全ての放電、全てのガス供給、全てのランプヒーターの通電、帯状基板の搬送を停止した。次に、チャンバーリーク用のN<sub>2</sub>ガスをチャンバーに導入し（導入用部材は不図示）大気圧に戻し、真空容器405内の前記帯状基板を取り出した。

#### 【0073】

取り出した前記帯状基板のp型半導体層上に透明電極として、ITO（In<sub>2</sub>O<sub>3</sub>+SnO<sub>2</sub>）を真空蒸着にて100nm蒸着し、さらに集電電極として、Alを真空蒸着にて1μm蒸着し、光起電力素子を作製した。

#### 【0074】

実施例1の比較例（比較例1）として、p型半導体層成膜において前記第1および第2放電切替工程を実施せず、成膜開始時から基板1ロールの成膜終了時までR F電源417、電極418を使用し、反応容器416内で放電を生起させ、反応容器420内では放電を生起させなかったこと以外は、実施例1と同様にして光起電力素子を作製した。

#### 【0075】

評価として、実施例1、比較例1の試料をソーラーシミュレータを用いてAM-1.5の太陽光スペクトルの光を100mW/cm<sup>2</sup>の強度で照射し、電圧電流曲線を求ることにより光起電力素子の初期変換効率を測定した。

#### 【0076】

図6は実施例1で得られた光起電力素子をある一定の成膜時間毎に抜き取り、その初期変換効率ηをプロットしたものである。初期変換効率ηを縦軸、成膜時

間を横軸として示している。ここで初期変換効率 $\eta$ （normalized）は、成膜開始時の変換効率を1として規格化して表わした。また、図7は比較例1で得られた光起電力素子の初期変換効率を同様にプロットしたものである。

### 【0077】

比較例1で作製された光起電力素子は成膜時間が経過するに伴い初期変換効率が減少していく傾向にあるが、実施例1で作製された光起電力素子はp型半導体成膜の放電切替工程をおこなう毎に初期変換効率が回復しており、Vocが同様に回復していることも確認された。

### 【0078】

#### (実施例2)

本例では、p型半導体層の成膜条件を以下の方法で作製した以外は、全て実施例1と同様にして光起電力素子を作製した。

### 【0079】

本例では、p型半導体層成膜準備の際、RF電源417の出力値が2000Wになるように設定し、電極418を通じて内側反応容器416内に放電を生起させると共に、RF電源421の出力値が200Wになるように設定し、電極422を通じて内側反応容器420内に放電を生起させた。また、成膜開始約2.5時間後、p型半導体層成膜の内側反応容器416上の熱電対431指示値が設定値の150℃以上となった時点で、RF電源421の出力値が200Wから200Wになるように徐々に設定を変更し、その後RF電源417の出力値が200Wから200Wになるように徐々に設定を変更した（第1放電切替工程）。

### 【0080】

その後成膜を継続し、内側反応容器420上の熱電対432指示値が設定値の150℃以上となった時点で、RF電源417の出力値を200Wから2000Wに徐々に設定変更し、その後RF電源421の出力値が2000Wから200Wになるように徐々に設定を変更した（第2放電切替工程）。

### 【0081】

その後の成膜においても、2000Wで放電しているp型半導体層成膜容器内の熱電対指示値が150℃以上となった時点で上記一連の第1、2放電切替工程

を繰り返し、成膜を続け、実施例 1 と同様に光起電力素子を作製した。

#### 【0082】

実施例 2 の比較例（比較例 2）として、p 型半導体層成膜において前記第 1 および第 2 放電切替工程を実施せず、成膜開始時から基板 1 ロールの成膜終了時まで R F 電源 417 の印加電力を 2000 W、R F 電源 421 の印加電力を 200 W に一定にした以外は、実施例 2 と同様にして光起電力素子を作製した。

#### 【0083】

これらの光起電力素子を実施例 1 と同様の方法で評価した結果、比較例 2 で作製された光起電力素子は成膜時間が経過するに伴い初期変換効率が減少していく傾向にあるが、実施例 2 で作製された光起電力素子は p 型半導体成膜の放電切替工程をおこなう毎に初期変換効率が回復していることが確認された。

#### 【0084】

##### （実施例 3）

本例では、図 5 に示した装置を用いて、光起電力素子を連続的に作製した。図 5 の製造装置は、帯状基板 507、送り出し室及び巻き取り室 501、506、n 型半導体層作製用容器 502、i 型半導体層作製用容器 503、p 型半導体層作製用容器 504、505 をガスゲートを介して接続した装置から構成されている。

#### 【0085】

508、512、516、520、524、525 は排気ポンプ、511、515、519、523 はカソード電極であり、それぞれ電源 510、514、518、522 に接続されている。

#### 【0086】

各反応容器 502、503、504、505 の中にはそれぞれ 509、513、517、521 の内側反応容器がある。

#### 【0087】

また、各反応容器には帯状基板 507 を挟んで成膜空間と反対側の空間に、赤外線ランプヒーター 526、527、528、529 が設けられ、帯状基板 507 の温度を監視するための熱電対 530、531、532、533 がそれぞれ帶

状基板507に接触するように接続され、不図示の温度制御系で所望の温度に制御される。

#### 【0088】

まず、この製造装置の基板送り出し機構を有する真空容器501に、十分脱脂、洗浄を行い、下部電極として、スパッタリング法により、銀薄膜を100nm、ZnO薄膜を1μm蒸着してあるSUS430BA製帯状基板507（幅30.0mm×厚さ0.2mm）の巻きつけられたボビンをセットし、該帯状基板507を、n型半導体層成膜容器502、i型半導体層成膜容器503、p型半導体層成膜容器504、505、帯状基板巻き取り機構を有する真空容器506まで通し、たるみのない程度に張力調整を行った。

#### 【0089】

次に、各真空容器501、502、503、504、505、506を排気ポンプ508、512、516、520、524、525で $1 \times 10^{-4}$ Pa以下まで真空引きした。

#### 【0090】

成膜前の加熱処理として成膜容器502、503、504に不図示のガス導入管よりHeを各々500sccm導入し、真空容器501、502、503、504、505、506の内圧が130Paになるようスロットルバルブの開度を調節して、各真空容器を排気ポンプで排気した。その後、加熱用ランプヒーター526、527、528、529により、帯状基板ならびに真空容器内部材を400℃に加熱し、1時間この状態で放置した。

#### 【0091】

次にn型半導体層成膜準備として、熱電対530の温度指示値が270℃になるよう、温度制御装置（不図示）を設定し、赤外線ランプヒーター526により帯状基板507を加熱した。不図示のガス導入口より、内側反応容器509内にSiH<sub>4</sub>ガスを100sccm、PH<sub>3</sub>/H<sub>2</sub>（1%）ガスを500sccm、H<sub>2</sub>ガスを700sccm導入した。放電室の圧力が130Paになるようにコンダクタンス調整バルブの開度を調節して、真空ポンプ512で排気した。RF（13.56MHz）電源510の出力値が100Wになるように設定し電極5

11を通じて内側反応容器509内に放電を生起させた。

#### 【0092】

i型半導体層成膜準備として、熱電対531の温度指示値が300℃になるよう、温度制御装置（不図示）を設定し、赤外線ランプヒーター527により帯状基板507を加熱した。不図示のガス導入口より、内側反応容器513内にSiH<sub>4</sub>ガスを800sccm、GeH<sub>4</sub>ガスを900sccm、H<sub>2</sub>ガスを3000sccm導入した。放電室の圧力が130Paになるようにコンダクタンス調整バルブの開度を調節して、真空ポンプ516で排気した。RF（13.56MHz）電源514の出力値が1500Wになるように設定し電極515を通じて内側反応容器513内に放電を生起させた。

#### 【0093】

p型半導体層成膜準備として、熱電対532および533の温度指示値が150℃になるよう、温度制御装置（不図示）を設定し、赤外線ランプヒーター528および529により帯状基板507を加熱した。不図示のガス導入口より、内側反応容器517、521内にそれぞれSiH<sub>4</sub>ガスを10sccm、BF<sub>3</sub>/H<sub>2</sub>（1%）ガスを500sccm、H<sub>2</sub>ガスを5000sccm導入した。放電室の圧力が130Paになるようにコンダクタンス調整バルブの開度を調節して、真空ポンプ520、524で排気した。RF電源518の出力値が2000Wになるように設定し、電極519を通じて内側反応容器517内に放電を生起させた。内側反応容器521は放電を生起させていない状態で保持した。

#### 【0094】

各層の成膜準備後引き続いて、帯状基板507を1000mm/minの速度で搬送させ、帯状基板にn型半導体層、i型半導体層、p型半導体層を作製開始した。

#### 【0095】

成膜開始約2.5時間後、p型半導体層成膜の内側反応容器517上の熱電対532指示値が設定値の150℃以上となった時点で、RF電源522の出力値が2000Wになるように設定し、電極523を通じて内側反応容器521内に放電を生起させた。内側反応容器521内の放電生起後、RF電源518の電力

を切り、内側反応容器517内の放電を消した（第1放電切替工程）。

#### 【0096】

この第1放電切替工程後、熱電対533は150℃を示し温度制御された状態で成膜が続けられ、150℃を超えていた熱電対532の指示値もしばらくして150℃で制御された状態へと戻った。

#### 【0097】

その後成膜を継続し、内側反応容器521上の熱電対533指示値が設定値の150℃以上となった時点で、RF電源518の出力値が2000Wになるよう設定し、電極519を通じて内側反応容器517内に放電を生起させ、その放電生起後RF電源522の電力を切り、内側反応容器521内の放電を消した（第2放電切替工程）。

#### 【0098】

その後の成膜においても、放電しているp型半導体層成膜容器内の熱電対指示値が150℃以上となった時点で上記一連の第1、2放電切替工程を繰り返し、成膜を続けた。

#### 【0099】

前記帯状基板の1ロール分を搬送させた後、全ての放電、全てのガス供給、全てのランプヒーターの通電、帯状基板の搬送を停止した。次に、チャンバーリーク用のN<sub>2</sub>ガスをチャンバーに導入し（導入用部材は不図示）大気圧に戻し、真空容器506内の前記帯状基板を取り出した。

#### 【0100】

取り出した前記帯状基板のp型半導体層上に透明電極として、ITO (In<sub>2</sub>O<sub>3</sub> + SnO<sub>2</sub>) を真空蒸着にて100nm蒸着し、さらに集電電極として、Alを真空蒸着にて1μm蒸着し、光起電力素子を作製した。

#### 【0101】

実施例3の比較例（比較例3）として、p型半導体層成膜において前記第1および第2放電切替工程を実施せず、成膜開始時から基板1ロールの成膜終了時までRF電源518、電極519を使用し、内側反応容器517内で放電を生起させ、内側反応容器521内では放電を生起させなかったこと以外は、実施例3と

同様にして光起電力素子を作製した。

#### 【0102】

評価として、実施例3、比較例3の試料をソーラーシミュレータを用いてAM-1.5の太陽光スペクトルの光を100mW/cm<sup>2</sup>の強度で照射し、電圧電流曲線を求ることにより光起電力素子の初期変換効率を測定した。

#### 【0103】

その結果、実施例1、比較例1と同様の結果が得られた。すなわち、比較例3で作製された光起電力素子は成膜時間が経過するに伴い初期変換効率が減少していく傾向にあり、実施例3で作製された光起電力素子はp型半導体成膜の放電切替工程をおこなう毎に初期変換効率が回復していることが確認された。

#### 【0104】

##### (実施例4)

本例では、p型半導体層の成膜条件を以下の方法で作製した以外は、全て実施例3と同様にして光起電力素子を作製した。

#### 【0105】

本例では、p型半導体層成膜準備の際、RF電源518の出力値が2000Wになるように設定し、電極519を通じて内側反応容器517内に放電を生起させると共に、RF電源522の出力値が200Wになるように設定し、電極523を通じて内側反応容器521内に放電を生起させた。また、成膜開始約2.5時間後、p型半導体層成膜の内側反応容器517上の熱電対532の指示値が設定値の150℃以上となった時点で、RF電源522の出力値が200Wから2000Wになるように徐々に設定を変更し、その後RF電源518の出力値が2000Wから200Wになるように徐々に設定を変更した（第1放電切替工程）。

#### 【0106】

その後成膜を継続し、内側反応容器521上の熱電対533指示値が設定値の150℃以上となった時点で、RF電源518の出力値を200Wから2000Wに徐々に設定変更し、それと共にRF電源522の出力値が2000Wから200Wになるように徐々に設定を変更した（第2放電切替工程）。

**【0107】**

その後の成膜においても、2000Wで放電している方のp型半導体層成膜容器内の熱電対指示値が150℃以上となった時点で上記一連の第1、2放電切替工程を繰り返し、成膜を続け、光起電力素子を作製した。

**【0108】**

実施例4の比較例（比較例4）として、p型半導体層成膜において前記第1および第2放電切替工程を実施せず、成膜開始時から基板1ロールの成膜終了時までRF電源518の印加電力を2000W、RF電源522の印加電力を200Wに一定にした以外は、実施例4と同様にして光起電力素子を作製した。

**【0109】**

これらの光起電力素子を評価した結果、比較例4で作製された光起電力素子は成膜時間が経過するに伴い初期変換効率が減少していく傾向にあるが、実施例4で作製された光起電力素子はp型半導体成膜の放電切替工程をおこなう毎に初期変換効率が回復していることが確認された。

**【0110】**

（実施例5）

本例では、p型半導体層の成膜条件を以下の方法で作製した以外は、全て実施例1と同様にして光起電力素子を作製した。

**【0111】**

すなわち、実施例1では成膜開始約2.5時間後、p型半導体層成膜の内側反応容器416上の熱電対431指示値が設定値の150℃以上となった時点で第1放電切替工程を実施したが、本例では温度ではなく、電極418の自己バイアス電圧が150Vを超えた時点で内側反応容器416から内側反応容器420に放電を切り替えた（第1放電切替工程）。

**【0112】**

放電切り替え後成膜を継続し、電極422の自己バイアス電圧が150Vを超えた時点で内側反応容器416に放電を切り替え、第2放電切替工程を実施した。

**【0113】**

作製された光起電力素子を評価した結果、実施例1と同様の結果が得られ、放電切替工程の効果が確認された。

#### 【0114】

##### (実施例6)

本例では、p型半導体層の成膜条件を以下 の方法で作製した以外は、全て実施例1と同様にして光起電力素子を作製した。

#### 【0115】

すなわち、実施例1では成膜開始約2.5時間後、p型半導体層成膜の内側反応容器416上の熱電対431指示値が設定値の150℃以上となった時点で第1放電切替工程を実施したが、本例では温度ではなく、電極418の自己バイアス電流が2Aを超えた時点で内側反応容器416から内側反応容器420に放電を切り替えた（第1放電切替工程）。

#### 【0116】

放電切り替え後成膜を継続し、電極422の自己バイアス電流が2Aを超えた時点で内側反応容器416に放電を切り替え、第2放電切替工程を実施した。

#### 【0117】

作製された光起電力素子を評価した結果、実施例1と同様の結果が得られ、放電切替工程の効果が確認された。

#### 【0118】

##### (実施例7)

本例では実施例1のp型半導体層成膜でおこなった放電切替工程を、不図示の装置を用いて、i型半導体層の成膜でおこなった。すなわち、i型半導体層成膜容器内の基板温度の熱電対指示値が、所望の温度である設定値を超えた際に放電する電極を別の電極に切り替える工程をおこない、光起電力素子を作製、評価した。この結果、実施例1と同様の結果が得られ、i型半導体層成膜においても放電切替工程の効果が確認された。

#### 【0119】

##### (実施例8)

本例では実施例7のi型半導体層成膜でおこなった放電切替工程を、不図示の

装置を用いて、n型半導体層の成膜でおこない、光起電力素子を作製、評価した。この結果、実施例7と同様の結果が得られ、n型半導体層成膜においても放電切替工程の効果が確認された。

### 【0120】

#### 【発明の効果】

以上説明したように、本発明によれば堆積膜形成装置での長時間成膜による温度上昇を防止することができ、基板処理に最適な温度制御が可能である。このため、経時的な特性低下を防止し、量産時における特性のばらつきを最小限に抑えることにより、光電変換効率の高い光起電力素子を安定して作製できる、生産性の高い堆積膜形成方法および形成装置を提供することが可能である。

#### 【図面の簡単な説明】

##### 【図1】

本実施形態における堆積膜形成装置を示す概略図である。

##### 【図2】

比較形態における堆積膜形成装置を示す概略図である。

##### 【図3】

本発明の堆積膜形成装置により作製されるp i n型非単結晶太陽電池の構成を模式的に示す説明図である。

##### 【図4】

本発明の堆積膜形成装置の一例を示す概略図である。

##### 【図5】

本発明の堆積膜形成装置の一例を示す概略図である。

##### 【図6】

本発明の実施例における、放電切替工程を実施した際に得られた光起電力素子をある一定の成膜時間毎に抜き取り、その初期変換効率 $\eta$ をプロットした図である。

##### 【図7】

本発明の比較例における、放電切替工程を実施していない際に得られた光起電力素子をある一定の成膜時間毎に抜き取り、その初期変換効率 $\eta$ をプロットした

図である。

【符号の説明】

100、109 内反応容器

101、111 基板

102、112 ヒーター

103、113 カソード電極

104、114 高周波電源

105、115 ガス導入管

106、116 ガス導入バルブ

107、117 マスフローコントローラー

108、118 排気管

110 外反応容器

119、120 熱電対

200 内反応容器

201 基板

202 ヒーター

203 カソード電極

204 高周波電源

205 ガス導入管

206 ガス導入バルブ

207 マスフローコントローラー

208 排気管

209 外反応容器

210 熱電対

301 基板

302 下部電極

303 n型半導体層

304 i型半導体層

305 p型半導体層

306 上部電極

307 集電電極

401、402、403、404、405 真空容器

406 帯状基板

407、411、415、419、423、424 真空ポンプ

408、412、416、420 内側反応容器

409、413、417、421 RF電源

410、414、418、422 電極

425、426、427、428 ヒーター

429、430、431、43 熱電対

501、502、503、504、505、506 真空容器

507 帯状基板

508、512、516、520、524、525 真空ポンプ

509、513、517、521 内側反応容器

510、514、518、522 RF電源

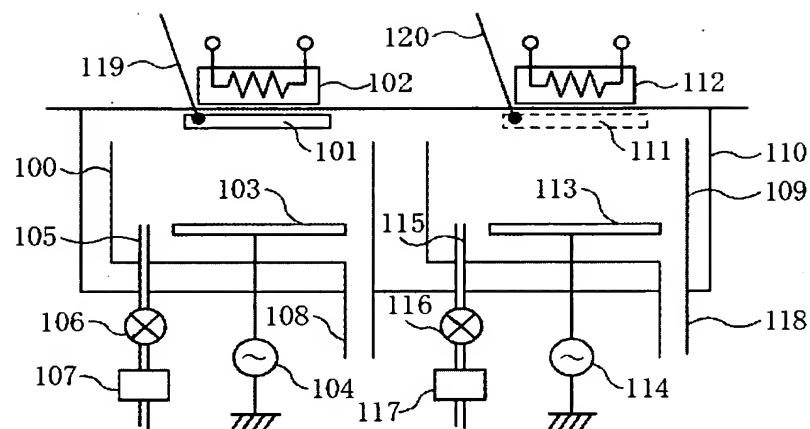
511、515、519、523 電極

526、527、528、529 ヒーター

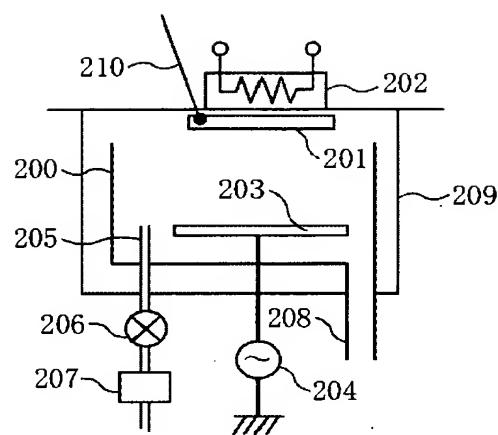
530、531、532、533 熱電対

【書類名】 図面

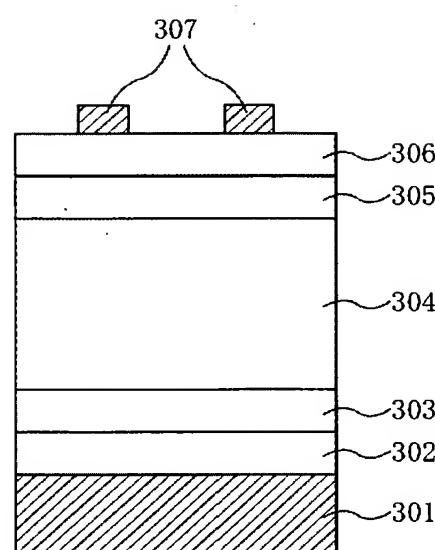
【図 1】



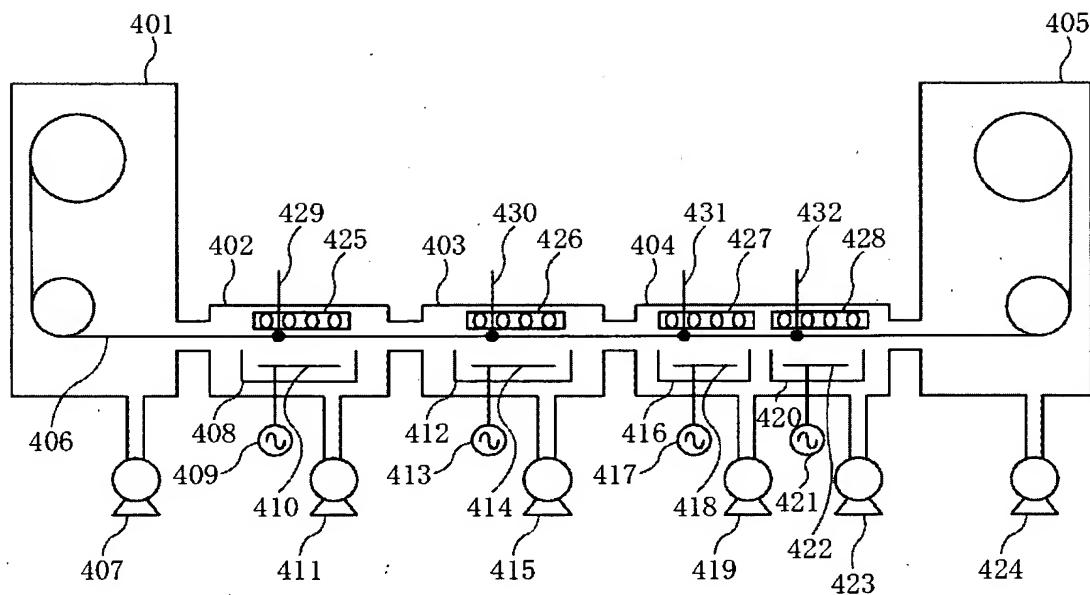
【図2】



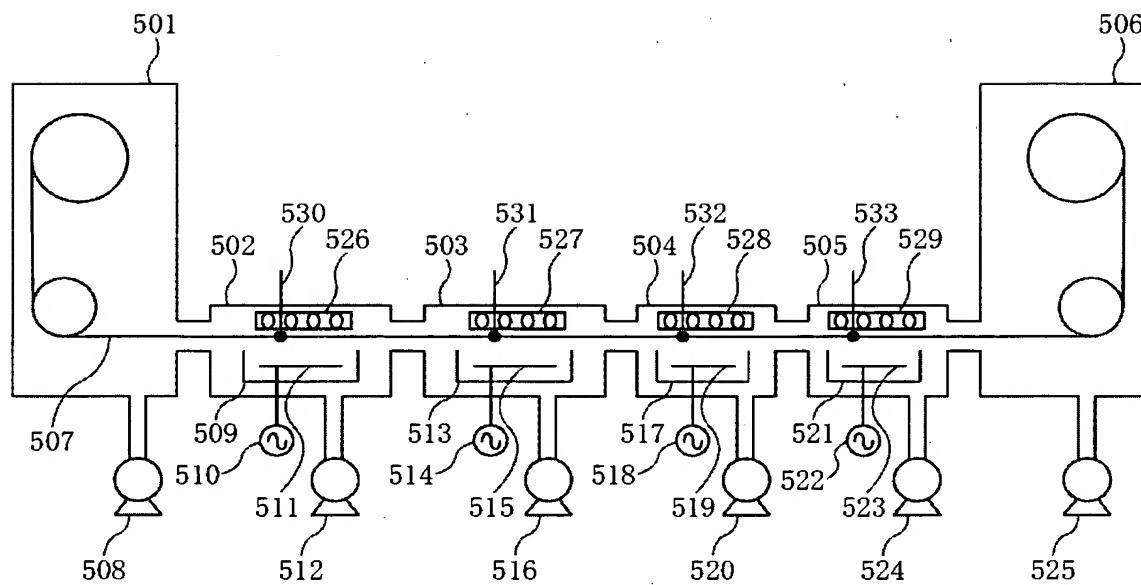
【図3】



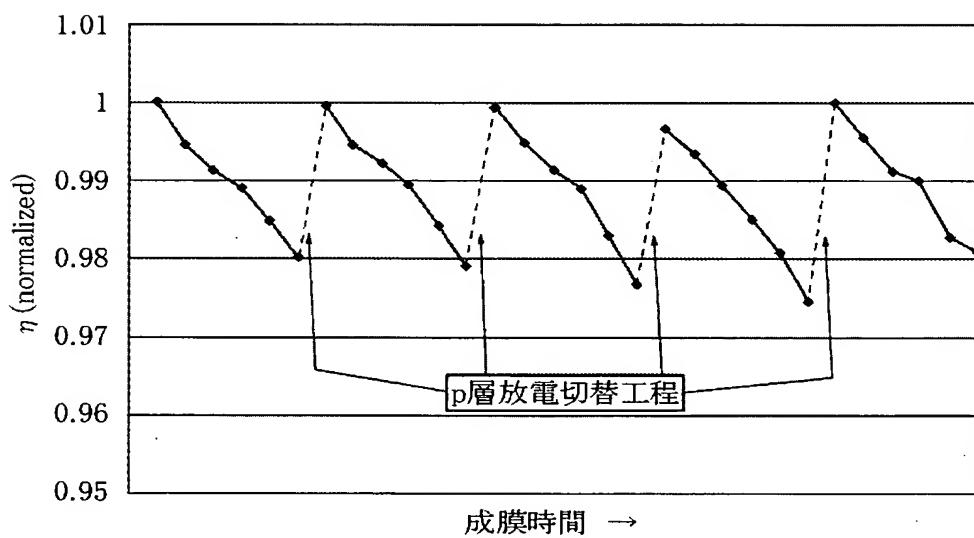
【図4】



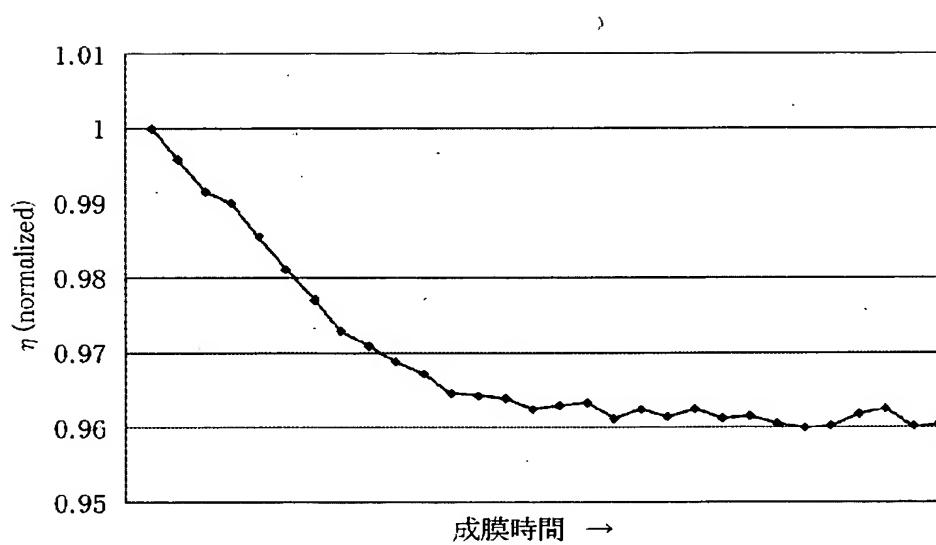
【図 5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 本発明は、堆積膜形成プロセスでの温度上昇による堆積膜の特性低下を防止し、量産性に優れた、光電変換効率の高い光起電力素子を安定して作製できる生産性の高い堆積膜形成方法および形成装置を提供する。

【解決手段】 原料ガスを反応容器の放電空間内へ導入し、電力を印加して放電を生起させ原料ガスを分解し、堆積膜を形成する方法において、

前記反応容器内に複数の放電手段を配置し、第1の放電手段に電力を印加して放電を生起させ堆積膜を形成する第1の工程と、第2の放電手段に電力を印加して放電を生起させ堆積膜を形成する第2の工程と、を有し、前記第1の工程と第2の工程とを所定のタイミングで切り替えることを特徴とする。

【選択図】 図1

特願2002-204344

出願人履歴情報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住所 東京都大田区下丸子3丁目30番2号  
氏名 キヤノン株式会社